

ÖZET

**DÜŞÜK SIZINTI AKIMLI ANLIK TETİK GİRİŞLİ
YAPILANDIRILABİLİR MANDAL DEVRESİ**

5

Bu buluş, bir güç kaynağı ile yük arasına bağlanan, anahtarların yapılandırılmasına göre gücün ilk kez verilmesinde mandallanacak / mandallanmayacak şekilde ayarlanabilen, mandallandıktan sonra belirli bir süre içerisinde geri kapanabilen ve en temel halinde; üç adet MOSFET, dört adet

10

anahtar, dört adet kapasitör, bir güç girişi, bir güç çıkışı, bir tetik girişi ve bir durdurma girişi içeren bir mandal devresi (1) ile ilgilidir.

İSTEMLER

1. Bir güç kaynağı ile yük arasına bağlanan, anahtarların yapılandırılmasına göre gücün ilk kez verilmesinde mandallanacak/mandallanmayacak şekilde
- 5 ayarlanabilen, mandallandıktan sonra belirli bir süre içerisinde iletken olmayan duruma dönebilen ve
- kaynak terminaline (S) anahtarlanacak güç kaynağının bağlandığı bir giriş portu (2) ve kanal terminaline (D) anahtarlanarak kapatılıp açılacak yüklerin bağlandığı bir çıkış portu (3) arasına bağlanmış bir birinci MOSFET (Q_1),
 - 10 - giriş portu (2) ile birinci MOSFET'in (Q_1) kaynak terminali (S) arasına bağlanmış olan bir dördüncü anahtar (SW_4),
 - bir ucu dördüncü anahtar (SW_4) ile birinci MOSFET'in (Q_1) kaynak terminali (S) arasına bağlı olan, diğer ucu birinci MOSFET'in (Q_1) kapı terminaline (G) bir birinci kapasitör (C_1) üzerinden bağlı olan bir birinci anahtar (SW_1),
 - 15 - birinci MOSFET'in (Q_1) kapı terminaline (G) bir ikinci direnç (R_2) üzerinden bağlı olan, anlık tetik girişinin verildiği bir tetik portu (4),
 - kanal terminali (D) bir üçüncü direnç (R_3) üzerinden birinci MOSFET'in (Q_1) kapı terminaline (G), kaynak terminali (S) toprağa bağlı olan bir ikinci MOSFET (Q_2),
 - 20 - ikinci MOSFET'in (Q_2) kanal terminali (D) ile toprak arasına bir üçüncü anahtar (SW_3) üzerinden bağlı bir ikinci kapasitör (C_2),
 - üçüncü anahtarın (SW_3) bulunduğu kola paralel bir kolda bir dördüncü dirence (R_4) seri bağlı olarak bulunan bir ikinci anahtar (SW_2),
 - 25 - ikinci MOSFET'in (Q_2) kapı terminali (G) ile kaynak terminali (S) arasına bağlı bir üçüncü kapasitör (C_3),
 - bir ucu çıkış portu (3) ile birinci MOSFET'in (Q_1) kanal terminali (D) arasına, diğer ucu ise ikinci MOSFET'in (Q_2) kapı terminaline (G) bağlı bir beşinci direnç (R_5),
 - 30

- bir ucu ikinci MOSFET'in (Q_2) kapı terminaline (G) diğer ucu ise toprağa bağlı bir yedinci direnç (R_7),
 - kanal terminali (D) bir altıncı direnç (R_6) üzerinden ikinci MOSFET'in (Q_2) kapı terminaline (G), kaynak terminali (S) toprağa bağlı olan bir
5 üçüncü MOSFET (Q_3),
 - üçüncü MOSFET'in (Q_3) kapı terminali (G) ile toprak arasına bağlı olan bir dördüncü kapasitör (C_4),
 - üçüncü MOSFET'in (Q_3) kapı terminaline (G) bir dokuzuncu direnç (R_9)
10 üzerinden bağlı olan ve mandallanan devrenin tekrar kapalı konuma geçmesinin engellenmesi için kontrol sinyalinin verildiği bir durdurma portu (5),
- ile karakterize edilen** bir mandal devresi (1).

2. Birinci MOSFET'in (Q_1) kaynak terminali (S) ile kapı terminali (G) arasına
15 bağlı bir birinci direnç (R_1) ve birinci MOSFET'in (Q_1) kapı terminali (G) ile ikinci MOSFET'in (Q_2) kanal terminali (D) arasına bağlı üçüncü direnç (R_3)
ile karakterize edilen istem 1'deki gibi bir mandal devresi (1).

3. Tetik portu (4) ile birinci MOSFET'in (Q_1) kapı terminali (G) arasına bağlı
20 olan ve tetik portuna (4) akacak olan akımın limitlenmesini sağlayan ikinci direnç (R_2) **ile karakterize edilen** istem 1'deki gibi bir mandal devresi (1).

4. İkinci anahtar (SW_2) ile toprak arasına bağlı olan ve ikinci kapasitörün (C_2)
25 deşarj olmasını sağlayan dördüncü direnç (R_4) **ile karakterize edilen** istem 1'deki gibi bir mandal devresi (1).

5. İkinci MOSFET'in (Q_2) kapı terminali (G) ile üçüncü MOSFET'in (Q_3) kanal
30 terminali (D) arasına bağlı olan ve değeri beşinci direncin (R_5) ve yedinci direncin (R_7) oluşturdukları paralel eşdeğer direncin değerinden büyük olan altıncı direnç (R_6) **ile karakterize edilen** istem 1'deki gibi bir mandal devresi (1).

6. Çıkış portu (3) ile üçüncü MOSFET'in (Q_3) kapı terminali (G) arasına bağlı bir sekizinci direnç (R_8) ve üçüncü MOSFET'in (Q_3) kapı terminali (G) ile toprak arasına bağlı bir onuncu direnç (R_{10}) **ile karakterize edilen** istem 5 1'deki gibi bir mandal devresi (1).
7. Durdurma portu (5) ile üçüncü MOSFET'in (Q_3) kapı terminali (G) arasına bağlı olan ve değeri sekizinci direncin (R_8) ve onuncu direncin (R_{10}) oluşturduğu paralel eşdeğer direnç değerinden küçük olan dokuzuncu direnç 10 (R_9) **ile karakterize edilen** istem 6'daki gibi bir mandal devresi (1).
8. Giriş gücünün verilip/kesilmesini sağlayan dördüncü anahtar (SW_4) **ile karakterize edilen** istem 1'deki gibi bir mandal devresi (1).
- 15 9. Dördüncü anahtar (SW_4) kapatıldığında ilettime geçebilen birinci MOSFET (Q_1) **ile karakterize edilen** istem 8'deki gibi bir mandal devresi (1).
10. Birinci MOSFET (Q_1) ilettime geçtikten sonra ilettime geçen ikinci MOSFET (Q_2) **ile karakterize edilen** istem 9'daki gibi bir mandal devresi (1). 20
11. Birinci MOSFET'in (Q_1) ilettime geçmesi sırasında, beşinci direnç (R_5) üzerinden; beşinci direnç (R_5), yedinci direnç (R_7) ve çıkış voltajı (V_{out}) tarafından gerilim değeri belirlenen bir seviyeye yükselen üçüncü kapasitör (C_3) **ile karakterize edilen** istem 1'deki gibi bir mandal devresi (1). 25
12. İkinci MOSFET (Q_2) üzerinden geçen akım sayesinde üzerinde oluşan gerilimle birinci MOSFET'i (Q_1) açık tutan birinci direnç (R_1) **ile karakterize edilen** istem 1 veya 2'deki gibi bir mandal devresi (1).
- 30 13. İletime geçtiğinde, ikinci MOSFET'i (Q_2) iletimden çıkaran üçüncü MOSFET (Q_3) **ile karakterize edilen** istem 11'deki gibi bir mandal devresi (1).

14. İletimden çıktığında birinci MOSFET (Q_1) iletimden çıkaran ikinci MOSFET'i (Q_2) **ile karakterize edilen** istem 13'teki gibi bir mandal devresi (1).

5

15. Üçüncü MOSFET'in (Q_3) ilettime geçmesinin engellenmesi için, sekizinci direnç (R_8) üzerinden dördüncü kapasitörün (C_4) şarj olamamasını sağlayan düşük seviyede gerilim uygulandığı durdurma portu (5) **ile karakterize edilen** istem 6'daki gibi bir mandal devresi (1).

10

16. Dördüncü kapasitörün (C_4) şarj edilerek üçüncü MOSFET'in (Q_3) ilettime geçirilmesi ve dolayısıyla mandal yapısının kapatılması için yüzer seviyede bırakılabilen durdurma portu (5) **ile karakterize edilen** istem 1 veya 15'teki gibi bir mandal devresi (1).

15

17. Açık Devre konumundan Kapalı Devre konumuna geçiş için birinci MOSFET'i (Q_1) ilettime geçirecek sinyalin gönderildiği tetik portu (4) **ile karakterize edilen** istem 14'teki gibi bir mandal devresi (1).

20 18. Üçüncü MOSFET (Q_3) ilettime geçmeden önce devrenin kapanması için, yüksek seviyeli bir tetik sinyalinin verildiği tetik portu (4) **ile karakterize edilen** istem 14'teki gibi bir mandal devresi (1).

TARİFNAME**DÜŞÜK SIZINTI AKIMLI ANLIK TETİK GİRİŞLİ
YAPILANDIRILABİLİR MANDAL DEVRESİ**

5

Teknik Alan

Bu buluş özellikle pil ile çalışan ürünler için tasarlanmış, farklı çalışma biçimlerinde ayarlanabilen, düşük sızıntı akımlı, anlık tetik girişli ve ayrıklı
10 elemanlarla oluşturulmuş bir mandal devresi tasarımıdır. Devre, güç kaynağı ile yük arasına pozitif hatta seri bağlanan bir açma/kapama anahtarı gibi düşünülebilir. Tetik girişinden kısa bir darbe verildiğinde devre kendini mandallamakta tetik darbesi kesilse bile yüke güç aktarmaya devam etmektedir. Bir süre sonra tekrar açık devre konuma geçmektedir. İstenirse, bir kontrol sinyali
15 ile sürekli kapalı devre konumda kalması sağlanabilir. Devre, seçilen ayara bağlı olarak güç kaynağından ilk defa güç uygulandığında, tetik sinyali gelmiş gibi tek seferliğine kendini mandallayabilir. Bu seçime göre devrenin açık devre konumuna geçtiği zaman güç kaynağında çekeceği akım (sızıntı akımı) değiştirilip, μA veya nA seviyesinde tutulabilir. Tasarlanan yapı, uzun süre tetik
20 bekleyecek ve düşük bekleme akımı gerektiren sistemler için uygundur.

Önceki Teknik

Mandal devreleri (latching circuits), bir giriş sinyali doğrultusunda devrenin açık
25 veya kapalı devre olarak kalmasını sağlamakta ve giriş sinyali kesilse dahi devre bu son durumunu sürdürmeye devam ettirmektedir.

Tekniğin bilinen durumunda yer alan US5790961 sayılı patent dokümanında bir mikrokontrolcü içeren ve mekanik olarak kendini mandallayan bir anahtara
30 ihtiyaç duyan bir devre anlatılmaktadır. US6255875 B1 sayılı Birleşik Devletler

patent dokümanında, dört adet anahtar ve dört adet FET transistör içeren bir mandal devresinden bahsedilmektedir.

5 Tekniğin bilinen durumunda yer alan bazı uygulamalarda aynı tetik girişi kullanılarak sırayla açma/kapama işlemleri yapılır. Başvurusu yapılan devre ise tetik girişinden açılmakta ve istenirse belirli bir süre sonra geri kapanmakta veya dışarıdan sürülen bir kontrol sinyali ile hep açık tutulabilmektedir.

Buluş ile Çözülen Sorunlar

10

Bu buluş özellikle pil ile çalışan sistemlerin bekleme durumlarında güç tüketimlerinin düşürülmesini sağlayan bir mandal devresi gerçekleştirmektedir. Bu amaçla, seçilen yapılandırmaya göre gücün ilk kez verilmesinde mandallanacak/mandallanmayacak şekilde ayarlanabilen ve mandallandıktan sonra belirli bir süre içerisinde istenirse geri kapanabilen, ayırık elemanlarla tasarlanmış anlık tetik girişli bir mandal anahtar devresi oluşturulmuştur.

Buluşun Ayrıntılı Açıklaması

20 Bu buluşun amacına ulaşmak için gerçekleştirilen bir mandal devresi, ekli şekillerde gösterilmiş olup, bu şekiller;

Şekil 1. Mandal devresinin devre şemasının görünüşüdür.

Şekil 2. Mandal devresinin çalışma prensibini gösteren akış diyagramıdır.

25

Şekillerdeki parçalar tek tek numaralandırılmış olup, bu numaraların karşılığı aşağıda verilmiştir.

- | | |
|-------------------|--------------------------------------|
| 1. Mandal devresi | R₁. Birinci direnç |
| 30 2. Giriş portu | R₂. İkinci direnç |
| 3. Çıkış portu | R₃. Üçüncü direnç |

4.	Tetik portu	R₄ .	Dördüncü direnç
5.	Durdurma portu	R₅ .	Beşinci direnç
	Q₁ .	R₆ .	Altıncı direnç
	Q₂ .	R₇ .	Yedinci direnç
5	Q₃ .	R₈ .	Sekizinci direnç
	SW₁ .	R₉ .	Dokuzuncu direnç
	SW₂ .	R₁₀ .	Onuncu direnç
	SW₃ .	C₁ .	Birinci kapasitör
	SW₄ .	C₂ .	İkinci kapasitör
10	V_{in} .	C₃ .	Üçüncü kapasitör
	Giriş voltajı	C₄ .	Dördüncü kapasitör
	V_{out} .		
	Çıkış voltajı		
	D .		
	Kanal terminali		
	S .		
	Kaynak terminali		
	G .		
	Kapı terminali		

15

Bir güç kaynağı ile yük arasına bağlanan buluş konusu mandal devresi (1), en temel halinde;

- anahtarlanacak güç kaynağının bağlandığı en az bir giriş portu (2),
- anahtarlanarak kapatılıp açılacak yüklerin bağlandığı en az bir çıkış portu (3),
- 20 - kaynak terminaline (S) bağlı giriş portu (2) ile kanal terminaline (D) bağlı çıkış portu (3) arasına bağlanmış bir birinci MOSFET (**Q₁**),
- giriş portu (2) ile birinci MOSFET'in (**Q₁**) kaynak terminali (S) arasına bağlanmış olan bir dördüncü anahtar (**SW₄**),
- bir ucu dördüncü anahtar (**SW₄**) ile birinci MOSFET'in (**Q₁**) kaynak terminali (S) arasına bağlı olan, diğer ucu birinci MOSFET'in (**Q₁**) kapı terminaline (G)
- 25 bir birinci kapasitör (**C₁**) üzerinden bağlı olan bir birinci anahtar (**SW₁**)
- birinci MOSFET'in (**Q₁**) kapı terminaline (G) bir ikinci direnç (**R₂**) üzerinden bağlı olan, anlık tetik girişinin verildiği bir tetik portu (4),
- kanal terminali (D) bir üçüncü direnç (**R₃**) üzerinden birinci MOSFET'in (**Q₁**)
- 30 kapı terminaline (G), kaynak terminali (S) toprağa bağlı olan bir ikinci MOSFET (**Q₂**),

- ikinci MOSFET'in (Q_2) kanal terminali (D) ile toprak arasına bir üçüncü anahtar (SW_3) üzerinden bağlı bir ikinci kapasitör (C_2),
 - üçüncü anahtarın (SW_3) bulunduğu kola paralel bir kolda bir dördüncü dirence (R_4) seri bağlı olarak bulunan bir ikinci anahtar (SW_2),
 - 5 - ikinci MOSFET'in (Q_2) kapı terminali (G) ile kaynak terminali (S) arasına bağlı bir üçüncü kapasitör (C_3),
 - kanal terminali (D) bir altıncı direnç (R_6) üzerinden ikinci MOSFET'in (Q_2) kapı terminaline (G), kaynak terminali (S) toprağa bağlı olan bir üçüncü MOSFET (Q_3),
 - 10 - üçüncü MOSFET'in (Q_3) kapı terminali (G) ile toprak arasına bağlı olan bir dördüncü kapasitör (C_4),
 - üçüncü MOSFET'in (Q_3) kapı terminaline (G) bir dokuzuncu direnç (R_9) üzerinden bağlı olan ve mandallanan devrenin tekrar kapalı konuma geçmesinin engellenmesi için kontrol sinyalinin verildiği bir durdurma portu
 - 15 (5),
- çermektedir.

Şekil 1'de devre şeması verilen buluş konusu mandal devresi (1), piyasada kolaylıkla bulunabilen MOSFET, transistör, direnç ve kondansatörlerden oluşan

20 ayrı malzemelerle tasarlanmıştır.

Mandal devresinde (1) on adet direnç kullanılmaktadır. Bu dirençlerin yerleşimi şu şekildedir; birinci direnç (R_1), birinci MOSFET'in (Q_1) kaynak terminali (S) ile kapı terminali (G) arasına bağlıdır. İkinci direnç (R_2) tetik portu (4) ile birinci

25 MOSFET'in (Q_1) kapı terminali (G) arasına bağlıdır. Üçüncü direnç (R_3), birinci MOSFET'in (Q_1) kapı terminali (G) ile ikinci MOSFET'in (Q_2) kanal terminali (D) arasına bağlıdır. Dördüncü direnç (R_4), ikinci anahtar (SW_2) ile toprak arasına bağlıdır. Beşinci direncin (R_5) bir ucu çıkış portu (3) ile birinci MOSFET'in (Q_1) kanal terminali (D) arasına, diğer ucu ise ikinci MOSFET'in (Q_2) kapı terminaline

30 (G) bağlıdır. Altıncı direnç (R_6), ikinci MOSFET'in (Q_2) kapı terminali (G) ile üçüncü MOSFET'in (Q_3) kanal terminali (D) arasına bağlıdır. Yedinci direncin

(R₇) bir ucu ikinci MOSFET'in (Q₂) kapı terminaline (G) diğer ucu ise toprağa bağlıdır. Sekizinci direnç (R₈) çıkış portu (3) ile üçüncü MOSFET'in (Q₃) kapı terminali (G) arasına bağlıdır. Dokuzuncu direnç (R₉), durdurma portu (5) ile üçüncü MOSFET'in (Q₃) kapı terminali (G) arasına bağlıdır. Onuncu direnç (R₁₀) üçüncü MOSFET'in (Q₃) kapı terminali (G) ile toprak arasına bağlıdır.

Söz konusu mandal devresinin (1) çalışma prensibi Şekil-2'de akış diyagramı olarak verilmiştir. Şekil-2'de gösterilen durumların adları aşağıdaki açıklamalarda *eğik* yazılmıştır. Ayrıca akış diyagramında bir anahtarın kapalı olması iletimde olduğunu, kapalı devre durumunda olduğunu, açık olması ise iletimde olmadığını, açık devre durumunda olduğunu belirtmektedir.

Şekil-1'de gösterilen giriş portu (2), devrenin güç girişini göstermektedir. Anahtarlanacak olan güç kaynağı bu porta bağlanmaktadır. Çıkış portu (3), devrenin güç çıkışıdır. Anahtarlanarak kapatılıp açılacak olan yükler bu çıkışa bağlanmaktadır. Tasarlanan mandal devresi (1), pozitif hatta bağlanan seri bir anahtar olarak düşünülebilir. Bu bağlamda anahtarın girişi, giriş portu (2) ve çıkışı ise çıkış portu (3) olacaktır. Tetik portu (4), devrenin anlık tetik girişi aldığı aktif düşük bir kontrol portudur. Durdurma portu (5) (suspend) ise, devreyi kapalı devre konumundan bir süre sonra açık devreye geçiren zamanlayıcı kısmın çalışmasını kontrol eden aktif düşük bir kontrol portudur.

Mandal devresinde (1) yer alan dördüncü anahtar (SW₄) haricindeki diğer anahtarlar (birinci anahtar (SW₁), ikinci anahtar (SW₂) ve üçüncü anahtar (SW₃)) mandal devresinin (1) farklı şekillerde ayarlanabildiğini göstermek için konulmuştur. Çalışma biçimi belirlendikten sonra söz konusu anahtarların kullanılmasını gerektiren bir durum bulunmamaktadır. İstenilen biçimdeki anahtarların konumu göz önünde bulundurularak devre sabitlenip, anahtarlar kaldırılabilir. Dördüncü anahtar (SW₄) ise, giriş gücünün verilip/kesilmesini göstermek amacı ile konulmuştur. Dördüncü anahtar (SW₄) açıldığı zaman devre Şekil-2'de gösterilen hangi durumda olursa olsun, *Kapalı* konuma geçecektir.

Mandal devresi (1), dördüncü anahtarın (SW_4) kapatılmasının ardından birinci anahtar (SW_1), ikinci anahtar (SW_2) ve üçüncü anahtar (SW_3) yardımıyla tetik girişinden bağımsız olarak *Kapalı Devre* veya *Açık Devre* olacak şekilde ayarlanabilir. Bu seçim, temel olarak C_{GSQ1}/C_{DSQ2} oranının ayarlanması ile yapılmaktadır. Bahsi geçen kapasitanslar, sırası ile birinci MOSFET'in (Q_1) kapı terminali (G) – kaynak terminali (S) ve ikinci MOSFET'in (Q_2) kanal terminali (D) – kaynak terminali (S) arasındaki kapasitansları göstermektedir. Bu kapasitanslar birinci anahtar (SW_1) ve üçüncü anahtar (SW_3) açık olduğu zaman temel olarak MOSFET'lerin parazitik kapasitanslarından oluşmaktadır. Birinci anahtar (SW_1) kapatıldığı zaman C_{GSQ1} , birinci kapasitör (C_1) ve birinci MOSFET'in (Q_1) kapı terminali (G) – kaynak terminali (S) parazitik kapasitansından oluşmaktadır. Benzer şekilde üçüncü anahtar (SW_3) kapatıldığı zaman C_{DSQ2} , ikinci kapasitör (C_2) ve ikinci MOSFET'in (Q_2) kanal terminali (D) – kaynak terminali (S) parazitik kapasitansından oluşmaktadır. MOSFET'lerin parazitik kapasitansları kullanıcının kontrolünde olmamasına rağmen birinci kapasitör (C_1) ve ikinci kapasitör (C_2) gibi kapasitörler eklenip çıkartılarak C_{GSQ1}/C_{DSQ2} oranı değiştirilebilir.

Dördüncü anahtar (SW_4) kapatıldığı zaman, birinci MOSFET'in (Q_1) kaynak terminali (S) – kapı terminali (G) arasındaki gerilimin, birinci MOSFET'in (Q_1) eşik geriliminden büyük olması ($V_{SGQ1} > |V_{thQ1}|$) koşulu yeteri kadar uzun süre sağlanırsa çıkış voltajı (V_{out}), giriş voltajı (V_{in}) değerine yükselmeye başlayacaktır. Aynı anda üçüncü kapasitör (C_3), beşinci direnç (R_5) üzerinden; beşinci direnç (R_5), yedinci direnç (R_7) ve çıkış voltajı (V_{out}) tarafından değeri belirlenen bir seviye yükselecektir. Eğer birinci MOSFET'in (Q_1) iletimde kalma süresi yeteri kadar uzun olursa, ikinci MOSFET'in (Q_2) kapı terminali (G) – kaynak terminali (S) arasındaki gerilimin ikinci MOSFET'in (Q_2) eşik geriliminden büyük olması ($V_{GSQ2} > V_{thQ2}$) koşulu yakalanabilir. Bu durumda ikinci MOSFET (Q_2) iletime geçecektir. Birinci direncin (R_1) üçüncü dirence (R_3) oranı (R_1/R_3) yeterince büyük seçildiği zaman ikinci MOSFET (Q_2) üzerinden

gececek akımın birinci direnç (R_1) üzerinde oluşturduğu gerilim birinci MOSFET'i (Q_1) açık tutacaktır. Bu koşullar altında birinci MOSFET (Q_1) iletimde oldukça, ikinci MOSFET (Q_2) de iletimde olacak ve bu sayede her iki transistör de kendini iletimde tuttuğundan çıkış voltajı (V_{out}) giriş voltajına (V_{in}) yaklaşık olarak eşit ($V_{out} \approx V_{in}$) olacaktır. Bu noktada mandal devresi (1) kendini mandallanmış olur. Bu süre zarfında dördüncü kapasitör (C_4), üçüncü kapasitör (C_3) gibi şarj olmaktadır. Düzgün bir çalışma için, dördüncü kapasitör (C_4) üzerindeki gerilim yükselmesi ile, üçüncü MOSFET'in (Q_3) kapı terminali (G) – kaynak terminali (S) arasındaki gerilimin, üçüncü MOSFET'in (Q_3) eşik geriliminden büyük olması ($V_{GSQ3} > V_{thQ3}$) koşulunun, üçüncü kapasitör (C_3) üzerindeki gerilim yükselmesi ile $V_{GSQ2} > V_{thQ2}$ koşuluna göre çok daha sonra sağlanması gerekir. Dolayısıyla malzeme değerleri bu şekilde seçilmelidir. İkinci MOSFET'in (Q_2) iletimde olması devreyi mandallarken, üçüncü MOSFET (Q_3) iletime geçtiği zaman ikinci MOSFET'i (Q_2) iletimden çıkarmaya zorlayacaktır. İkinci MOSFET (Q_2) iletimden çıktığı zaman birinci MOSFET (Q_1) de iletimden çıkacak ve çıkış voltajı (V_{out}) yaklaşık 0V ($V_{out} \approx 0V$) olacaktır. Devrenin bir süre sonra kendini geri kapatabilmesi için; beşinci direncin (R_5) ve yedinci direncin (R_7) değerleri, oluşturdukları paralel eşdeğer direncin değeri altıncı direncin (R_6) değerinden çok büyük ($R_6 \ll R_5 // R_7$) olacak şekilde seçilmelidir. Mandal devresi (1), kendini mandalladıktan bir süre sonra kendini kapatabilmektedir. Fakat bu kapatma istenirse durdurulabilir. Kapatma özelliği, durdurma portu (5) ile kontrol edilmektedir. Sekizinci direnç (R_8) ve onuncu direncin (R_{10}) oluşturduğu paralel eşdeğer direncin değerinin, dokuzuncu direncin (R_9) değerinden çok büyük olması ($R_9 \ll R_8 // R_{10}$) koşulu sağlandığı zaman durduma portu (5) dışarıdan düşük seviyede tutulursa (düşük seviyede gerilim uygulanırsa) dördüncü kapasitör (C_4) şarj olamayacak ve bu süre zarfında üçüncü MOSFET (Q_3) iletime geçemeyecektir. Bu da devrenin mandallanmış olarak kalmasını sağlayacaktır. Devrenin beslediği kısımda bir akıllı eleman olduğu düşünülürse bu eleman güç gerektiği süre boyunca durdurma portunu (5) düşük seviyede tutabilir. Güç kesilmek istendiği zaman ise durdurma portu (5) yüzer seviyede (floating) bırakılır. Bu noktadan sonra dördüncü kapasitör (C_4) yeteri kadar şarj olduğunda

üçüncü MOSFET (Q_3) iletime geçip mandal yapısını bozacaktır. Devre bu noktada Şekil-2’de gözüken *Açık Devre* durumunda duracaktır.

Devrenin tetik portu (4), *Açık Devre* konumundan *Kapalı Devre* konumuna geçiş için kullanılır. Buradan yeteri uzunlukta düşük seviyeli bir sinyal geldiğinde birinci MOSFET (Q_1) iletime geçecek ve önceki kısımda anlatıldığı şekilde devre çalışmaya başlayacaktır. İkinci direnç (R_2), tetik kaynağına (tetik portuna (4)) akacak olan akımı güvenli bir değerde limitlemek için kullanılmaktadır. Tetik sinyalinin, mandal yapısının oluşmasına izin verecek kadar uzun süre düşük seviyede kalması gerekmektedir. Devre bu noktadan sonra kendini mandallayabileceğinden tetik işareti kaldırılabilir. Yüksek seviyeli bir tetik sinyali verilmesi, zaman aşımından daha önce (üçüncü MOSFET (Q_3) iletime geçmeden önce) devrenin kapanmasını sağlayabilir. Bu isteniyorsa, tetik girişinden uygulanacak kapatma işaretinin gerilim büyüklüğü giriş voltajı (V_{in}), birinci direnç (R_1), ikinci direnç (R_2) ve üçüncü direnç (R_3) göz önünde bulundurularak seçilmelidir. Yapı, bu kullanıma izin verse de buluşun tasarlanış amacında tetik girişi sadece *Açık Devre* durumundan *Kapalı Devre* durumuna geçişi sağlamak için bulunmaktadır.

Devrenin, güç verildiği zaman (yani dördüncü anahtarın (SW_4) kapatılması durumunda) kendini mandallayacak şekilde ayarlandığını düşünelim. Bu durumun sağlanması için önceden de belirtildiği gibi C_{GSQ1}/C_{DSQ2} oranının düzgün ayarlanması gerekmektedir. Bu oran birden çok küçük ($\ll 1$) olduğu zaman devrenin istikrarlı bir şekilde bu karakteristiği göstereceği düşünülebilir. Uygun oranın belirlenmesinde diğer devre elemanlarının ve MOSFET’lerin parazitik kapasitanslarının değeri de önem taşımaktadır. Bu koşulu sağlamak için devrede üçüncü anahtar (SW_3) kapatılarak (ikinci kapasitör (C_2) devreye alınarak) C_{DSQ2} arttırılmakta ve birinci anahtar (SW_1) açık bırakılarak C_{GSQ1} kapasitansının düşük kalması sağlanmaktadır. Bu şekilde devrenin güç verildiği zaman kendini mandallayabildiğini varsayalım. Güç verildikten sonra devrenin bir süre sonra kendini zaman aşımı özelliği ile *Açık Devre* konumuna getirdiğini düşünelim. Bu

şekilde beklerken, devrenin giriş gücü kesildiğinde *Kapalı* durumuna geçilecektir. Daha sonra hemen güç tekrar verildiğinde *İlk Güç Seçeneği*, *Kapalı Devre* olmasına rağmen devre kendini mandallayamayabilir. Bunun sebebi, devre *Açık Devre* durumuna geçtiğinde ikinci MOSFET'in (Q_2) iletimden çıkmasının ardından ikinci kapasitörün (C_2) yaklaşık olarak çıkış gerilimine (V_{in}) kadar şarj olmasıdır. Oysaki ilk güç verildiğinde devrenin kendi kendini mandallayabilmesi için V_{GSQ1} ve V_{DSQ2} gerilimlerinin yaklaşık olarak 0V olması gerekmektedir. İkinci kapasitör (C_2) sadece kendisinin ve ikinci MOSFET'in (Q_2) sızıntı akımıyla deşarj olabilmektedir. Bu deşarj hızı, yapının kullanılacağı amaca uygun olmayabilir. Eğer deşarj gerçekleşmezse devre tekrar güç verildiğinde kendini mandallayamaz.

Bunun için ikinci anahtar (SW_2) ile seçilebilen bir dördüncü direnç (R_4) olan deşarj direnci eklenmiştir. Bu direnç *Kapalı* duruma geçişten sonra ikinci kapasitörü (C_2) deşarj etmektedir. Dördüncü direncin (R_4) değeri küçüldükçe deşarj hızlanacak ve devrenin *Kapalı* konuma geçtikten sonra güç verilince kendini mandallayarak *Kapalı Devre* durumuna geçmesi için gereken toparlanma zamanı azalacaktır. Fakat bu dördüncü direncin (R_4) değeri, devrenin *Açık Devre* konumunda girişten çektiği akımı (sızıntı akımı) arttırmaktadır. *Açık Devre* konumunda birinci direnç (R_1), üçüncü direnç (R_3) ve dördüncü direnç (R_4) üzerinden bir akım akacaktır. Direnç, devrenin toparlanma zamanı ile sızıntı akımı arasında bir denge düşünülerek seçilmelidir. Eğer, devre güç verildiği zaman *Açık Devre* durumunda olacak şekilde ayarlandıysa bu direncin kullanılmasının bir faydası olmayacağı gibi sızıntı akımını arttırmak gibi bir zararı da olacaktır.

25

Devre, güç verildiği zaman (yani dördüncü anahtarın (SW_4) kapatılması durumunda) kendini mandallamayacak şekilde ayarlanmak istenirse $C_{GSQ1}/C_{DSQ2} \gg 1$ koşulu kararlı çalışma için sağlanmalıdır. Bunu sağlamak için birinci anahtar (SW_1) kapatılarak birinci kapasitör (C_1) yardımıyla C_{GSQ1} kapasitansı artırılır. Aynı anda üçüncü anahtar (SW_3) açık tutularak C_{DSQ2} kapasitansının düşük değerinde kalması sağlanır. Önceden de belirtildiği gibi bu durumda dördüncü

30

direncin (R_4) bağlanması gerekli değildir ve ikinci anahtarın (SW_2) açık bırakılması sızıntı akımının düşük kalmasını sağlayacaktır.

5 Devrenin Şekil-2’de anlatılan çalışma biçimi Şekil-1’deki devre şeması kullanılarak şu şekilde açıklanabilir:

Kapalı durumu dördüncü anahtarın (SW_4) açık devre olduğu, devreye hiç güç gelmediği durumu anlatmaktadır. Dördüncü anahtar (SW_4) kapatıldığı zaman *Güç Verildi* olayı gerçekleşir. Dördüncü anahtar (SW_4) herhangi bir durumda açıldığı
10 yani devrenin gücü kesildiği zaman *Güç Kapatıldı* olayı gerçekleşir ve devre *Kapalı* duruma geçer. Birinci anahtar (SW_1) açık, üçüncü anahtar (SW_3) kapalı olduğu zaman malzeme değerleri uygun seçildiyse “*İlk Güç*” *Seçeneği*, *Kapalı Devre* olacaktır ve devre güç verilir verilmez *Kapalı Devre* durumuna geçecektir. Anahtarlar tam ters şekilde ayarlandığında ise “*İlk Güç*” *Seçeneği*, *Açık Devre*
15 olacaktır ve devre güç verilir verilmez *Açık Devre* durumuna geçecektir. *Kapalı Devre*, birinci MOSFET’in (Q_1) iletimde olduğu duruma denk gelmektedir. Bu durumda çıkış portundaki (3) çıkış voltajı (V_{out}) giriş portundaki (2) giriş voltajına (V_{in}) yaklaşık olarak eşit ($V_{out} \approx V_{in}$) olacaktır. Bu durumda iken durdurma portu (5) dışarıdan düşük seviyede tutulursa *Zaman Aşımı*, *Kapalı* olacaktır ve devre
20 *Kapalı Devre* durumunda kalmaya devam edecektir. Durdurma portu (5), yüzer seviyede (floating) bırakıldığında ise *Zaman Aşımı*, *Açık* olacaktır ve devre *Geri Sayım* durumuna geçecektir. Bu durumda birinci MOSFET (Q_1) iletimde kalmaya devam edecektir. Fakat bu esnada dördüncü kapasitör (C_4) de dolacaktır. Eğer bu kapasitör üzerindeki gerilim üçüncü MOSFET’i (Q_3) iletime sokup, mandal
25 yapısını kapatacak seviyeye ulaşmadan durdurma portu (5) düşük seviye bir sinyalle sürülürse *Zaman Aşımı Kapatıldı* olayı gerçekleşir ve *Geri Sayım* durumundan *Kapalı Devre* durumuna geçiş yapılır. Fakat *Geri Sayım* durumunda iken dördüncü kapasitör (C_4), üçüncü MOFET (Q_3) iletime geçecek kadar şarj olursa *Süre Doldu* olayı gerçekleşir ve yapı kendini kapatarak *Açık Devre*
30 konumuna geçer. *Açık Devre* durumunda birinci MOSFET (Q_1) iletimde olmayacaktır. Bu durumda, tetik portundan (4) verilecek düşük seviyeli bir tetik

sinyali ile *Kapalı Devre* durumuna geçiş yapılabilir. Eğer devre *İlk Güç Seçeneği*, *Kapalı Devre* olacak şekilde ayarlandıysa alternatif olarak *Güç Kapatıldı* ve ardından *Güç Verildi* olayları gerçekleştirilerek tekrar *Kapalı Devre* durumuna geçiş sağlanabilir. Bu geçişin olabilmesi için önceden belirtildiği gibi $V_{DSQ2} \approx 0V$ olmalıdır. Aksi takdirde *İlk Güç Seçeneği* düzgün çalışmayacaktır. Hızlandırmak için ikinci anahtar (SW_2) yardımıyla dördüncü direnç (R_4) (yani deşarj yükü) devreye alınabilir.

Devre, örnek olarak tablo 1’de verilen değer ve malzemelerle denenmiş ve çeşitli durumlara göre sızıntı akımları çıkarılmıştır.

Tablo 1. Mandal devresindeki elemanlar için kullanılacak örnek değerler

Referans	Değer / Tip Numarası
R ₁	1 KΩ
R ₂	100 Ω
R ₃	100 Ω
R ₄	10 MΩ
R ₅	1 KΩ
R ₆	20 Ω
R ₇	10 KΩ
R ₈	1 MΩ
R ₉	100 Ω
R ₁₀	1 MΩ
C ₁	100 nF
C ₂	100 + 22 = 122 nF
C ₃	22 nF
C ₄	22 μF
Q ₁	SI7461DP
Q ₂	2N7002
Q ₃	2N7002

Tablo 2. Anahtarların durumlarına göre devrenin farklı yapılandırmaları

Yapılandırma	SW ₁	SW ₂	SW ₃	Açıklama
#1	Açık	Kapalı	Kapalı	<i>İlk Güç Seçeneği -> Kapalı Devre, Deşarj Direnci Devrede</i>
#2	Açık	Açık	Kapalı	<i>İlk Güç Seçeneği -> Kapalı Devre, Deşarj Direnci Devre Dışı</i>
#3	Kapalı	Açık	Açık	<i>İlk Güç Seçeneği -> Açık Devre, Deşarj Direnci Devre Dışı</i>

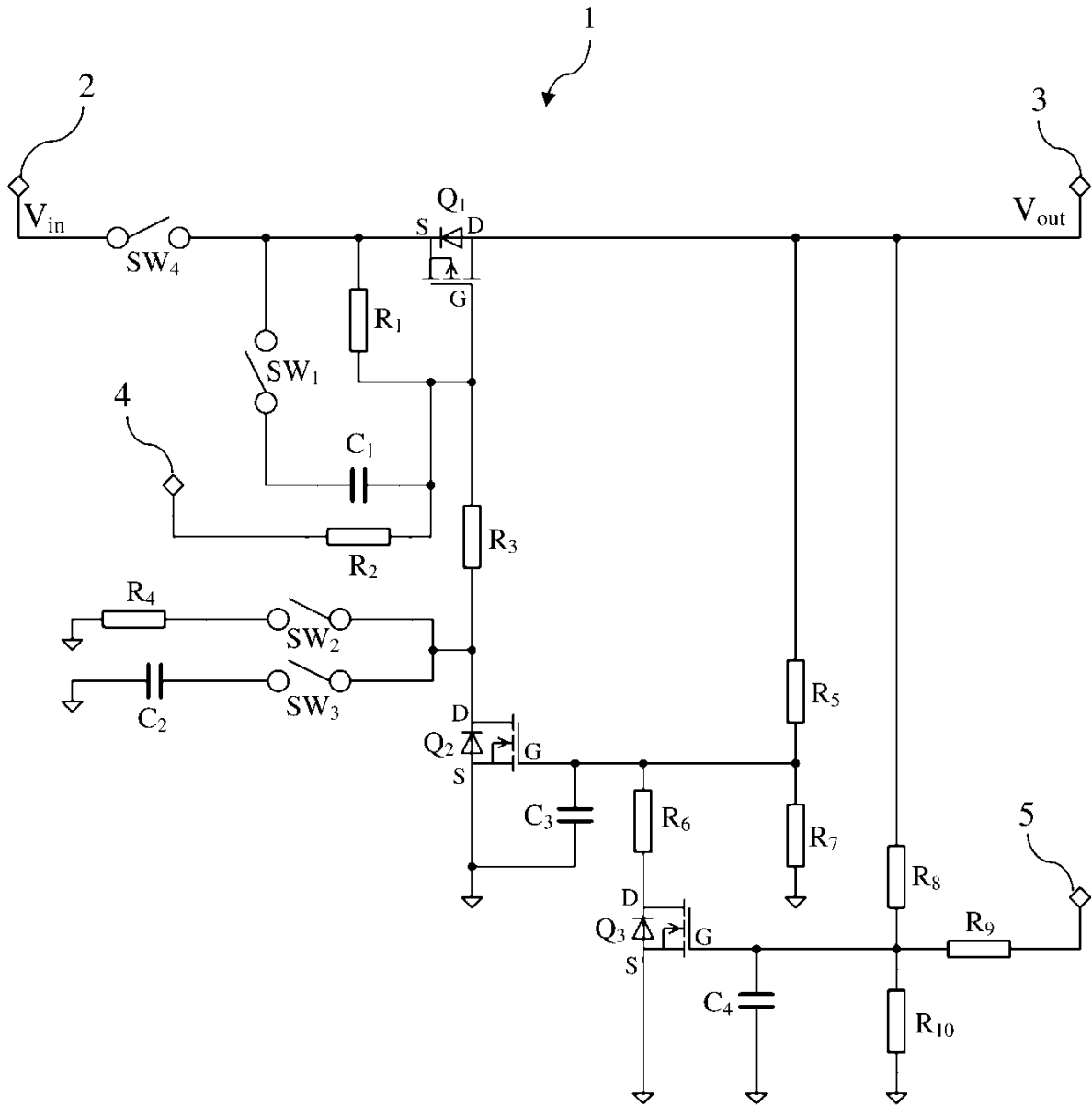
5 Tablo 2’de verilen yapılandırmalar için Tablo 1’de verilen malzemelerle kurulmuş devrenin 25 °C ortam sıcaklığında yapılan ölçümlerle *Açık Devre* durumundaki sızıntı akımları, farklı çalışma gerilimleri için Tablo 3’te verilmiştir.

Tablo 3. Mandal Devresinin (1) farklı giriş gerilimleri (V_{in}) için ölçülmüş sızıntı akımları

10

V_{in} / Yapılandırma	#1	#2	#3
5 VDC	0.4992 μ A	1.1 nA	1.1 nA
9 VDC	0.9023 μ A	1.5 nA	1.4 nA
12 VDC	1.2031 μ A	2.1 nA	1.7 nA

ŞEKİL 1



ŞEKİL 2

